

# 周波数領域等化を用いたディペンダブルワイヤレスシステム受信機の研究

著者	小松 和寛
号	56
学位授与機関	Tohoku University
学位授与番号	工博第4584号
URL	<a href="http://hdl.handle.net/10097/61588">http://hdl.handle.net/10097/61588</a>

氏 名	こ まつ かず ひろ 小 松 和 寛
授 与 学 位	博士 (工学)
学位授与年月日	平成24年3月27日
学位授与の根拠法規	学位規則第4条第1項
研究科, 専攻の名称	東北大学大学院工学研究科 (博士課程) 電気・通信工学専攻
学 位 論 文 題 目	周波数領域等化を用いたディペンダブルワイヤレスシステム 受信機の研究
指 導 教 員	東北大学教授 末松 憲治
論 文 審 査 委 員	主査 東北大学教授 末松 憲治 東北大学教授 澤谷 邦男 東北大学教授 安達 文幸 名誉教授 坪内 和夫 教授 岩田 誠 (電気通信研究所) (高知工科大学)

## 論 文 内 容 要 旨

次世代無線通信において、高速通信や広域通信の要求に加えて、高品質、高信頼な通信が重要となる。特に、周波数領域等化技術を用いたディペンダブルワイヤレスシステムでは、通信品質向上のための等化技術、信頼性確保のためのチャネル推定が重要であり、ヘテロジニアスなネットワークに対応したスケーラブル受信機として実現が望まれている。本論文は、ディペンダブルワイヤレスシステム(DWS)の実現を目的とした、周波数領域等化技術を用いたスケーラブル受信機のASIC(Application Specific Integrated Circuit)実装及び評価に関する研究をまとめたものである。

第1章では、高品質・高信頼な無線通信実現のためには周波数領域等化技術が必須であり、これを用いたディペンダブルワイヤレスシステムの実現が重要であることを述べた。ディペンダビリティとは信頼性の高い、頼りになるという意味であり、無線通信におけるディペンダビリティは高品質な通信で、なおかつ通信距離・システム容量を確保することと考えられる。本論文では、MBWA(Mobile Broadband Wireless Access)系、WLAN(Wireless Local Area Network)系、WPAN(Wireless Personal Area Network)系の3方式を切り替え、安定した通信環境を提供することを目指している。ディペンダブルワイヤレスシステムでは従来の無線通信システムと比べヘテロジニアスなネットワーク内を柔軟にチャネルやシステムを切り替えて通信するため、高速かつ高精度なチャネル推定技術が重要となる。そこで、ディペンダブルワイヤレスシステムで要求される高速かつ高精度なチャネル推定実現のために、周波数領域等化器で用いられているチャネル推定を応用し、チャネルの伝達関数から各チャネルの通信品質を予測することが重要であると述べた。

第2章では、周波数領域等化器において、要求されるBER(Bit Error Rate)特性及び、スループットを達成可

能な回路構成を示した。これまでの回路実装の検討においては、FPGA(Field-Programmable Gate Array)への実装を行い、実現可能性を示してきた。しかし、周波数領域等化器の実装にはFFT(Fast Fourier Transform)や、IFFT(Inverse FFT)回路、乗除算器等が必要となるため、回路規模が増加することが問題となる。また回路規模の増加に加え回路も複雑になるため、実装の指針となる回路構成の提案は必須である。加えて、これまでのFPGA実装では所望のBER特性を維持するために必要な演算精度について未検討であり、演算精度は回路規模とBER特性のトレードオフ関係に影響を与える。本章では、周波数領域等化器の回路構成検討と演算精度検討について示す。具体的には演算精度とBER特性、FFT/IFFT回路数とスループットのトレードオフ関係を示し、要求性能を満たす最小の回路構成を提案した。BER特性に関して、オーバーフローや丸め誤差による特性劣化を回避するために必要な演算精度をシミュレーションにより求めた。また回路構成に関して、周波数領域等化器のタイミングチャートより、入力レートに対してスループットが最大となるFFT/IFFT回路の数を求めた。このとき、FFT回路の処理時間やパケット構成について制約条件を示し、条件を満足する限り提案する回路構成で最大スループットを達成可能なことを示した。これにより実用の範囲内でBER特性劣化を抑え、かつ実現可能な回路規模に収まるような周波数領域等化器の実現を可能とした。

第3章では、周波数領域等化器の実現可能性を示すため、ASIC上に実装し評価を行った。本章では第2章での検討を基にFDEをASIC上に実装し評価する。これまで周波数領域等化器は計算機シミュレーションやFPGA実装によりその有効性を示してきたが、実用化のためには実装による影響を評価する必要がある。たとえばFPGA実装で評価されてきたスループットやBER特性に加えて、回路規模や消費電力について評価し、実現可能性を示す必要がある。また計算機シミュレータでは機能ブロックがブラックボックスであるため、実装の影響を全て反映した評価とはいえない。そこで、実際に周波数領域等化器をASIC上に実装し、これまで検討されていなかった項目に関して評価を行うことで、周波数領域等化器の実現可能性を示す。加えて、無線通信で問題となるフェージングに対してリアルタイムに補償可能であることを示す実機検証を行うことで、有効性を示す。ここでは周波数領域等化器の機能性を検証するため、最小構成のみをASIC上に実装した。実装した構成はFFT/IFFT回路1基構成であり、チャンネル推定回路とデータ等化回路内で共有可能な回路ブロックに関しては共有化している。これにより、回路規模を抑えると共に、周波数領域等化器の機能性を評価するには十分な構成を実現した。180nm CMOS(Complementary Metal Oxide Semiconductor)プロセスを用いた実装の結果、回路規模2.58mm<sup>2</sup>、消費電力200mWで実装可能であることを示した。BER特性劣化は実用の範囲内で最大2dBであり、実用に十分である。スループットはサンプリングレート12.5Msample/sで4.86Mbit/sを達成した。ここでは、周波数領域等化器の機能性を実証するために最小構成を実装した。そこで、実際の要求性能を満足するために必要な回路規模見積りを行った。FFTのポイント数増加や、第2章で検討した構成を基に45nm CMOSプロセスで実装することを前提として検討を行った結果、4mm<sup>2</sup>程度の回路規模に収めることが可能であった。また、

消費電力に関しても 40mW 程度まで省電力化可能である。

第4章では、ディペンダブルワイヤレスシステムに対応可能な受信機として周波数領域等化技術を用いたスケーラブル受信機を新たに提案した。提案した受信機では、ヘテロジニアスなネットワークに対応するため、MBWA, WLAN, WPAN の切り替えや FFT/IFFT サイズのスケーラビリティを有する。また、提案する受信機を ASIC 上に実装し評価することで、提案構成の妥当性を示すとともに、ディペンダブルワイヤレスシステムの実現可能性を示した。はじめに、ディペンダブルワイヤレスシステム受信機に要求される機能をデータ等化回路とチャネル推定回路それぞれに関して検討し、FFT/IFFT 回路のスケーラビリティ確保及び回路規模縮小検討が必要であることを述べた。これに対し、本論文では、FFT を複数基用いたスケーラブル FFT 構成を提案し、提案するスケーラブル FFT を用いることで、ディペンダブルワイヤレスシステム受信機に要求されるスケーラビリティを維持しつつ、従来の FFT と比べて回路規模が小さくなることを示した。チャネル推定回路では、スケーラブル FFT を用いることで、複数の入力に対して短時間の遅延でチャネル推定が可能であることを示した。また、提案するスケーラブル FFT は複数のポイント数の異なる入力に対して対応可能であり、ディペンダブルワイヤレスシステムで要求されるスケーラビリティを実現可能であることを示した。実測では MBWA と WLAN を実際に切り替え可能であることを示し、周波数領域等化器内のチャネル推定結果を送信機側にフィードバックすることで高品質なシステムをリアルタイムに切り替え可能であることを示した。また、実装した周波数領域等化器は SC(Single Carrier)及び MC(Multi Carrier)伝送に対応可能で、かつ MMSE(Minimum Mean Square Error)等化規範、ZF(Zero Forcing)等化規範を切り替え可能である。180nm CMOS プロセスを用いた実装の結果、回路規模 22.09mm<sup>2</sup>、消費電力 660mW で実装可能であることを示した。BER 特性劣化は実用の範囲内で最大 2dB であり、実用に十分である。スループットは最大でサンプリングレート 100Msamples/s の時 48.1Mbit/s を達成した。第3章と同様により実システムに近い環境で実測を考えた場合、LTE (Long Term Evolution) Advanced で用いられている通信システムを基に、45nm CMOS プロセスでの実装で、回路規模 16mm<sup>2</sup>程度の回路規模かつ消費電力 150mW で実現可能であることを示した。

本論文では、次世代無線通信方式としてディペンダブルワイヤレスシステムを挙げ、それに対応可能な受信機の実現可能性に関して検討を行った。また、信頼性と通信品質への要求に対し、周波数領域等化器を用いたデータ等化及びワイヤレスディペンダビリティ計測を提案した。FDE 実現のため、スループットと回路規模、演算精度と BER 特性のトレードオフ関係に着目し、FDE 実現に最適な回路構成及び演算精度を提案し、ASIC 上に実装し、評価すること周波数領域等化器の実現可能性を示した。実測結果からリアルタイムに等化处理可能であることを示し、無線通信において周波数領域等化が有効であることを示した。さらにディペンダブルワイヤレスシステム受信機実現のため、スケーラブル化の検討を行った。ここでは、受信機のスケーラビリティ確保のため、

スケーラブル **FFT** を提案し、これを用いることで、従来の構成よりも小規模でかつディペンダブルワイヤレスシステムに要求されるスケーラビリティを達成可能であることを示した。また実装した **ASIC** を実測評価することで、提案構成によって複数の通信方式にリアルタイムに対応可能であることを示した。またワイヤレスディペンダビリティ計測結果を用いてシステム切り替えすることで、**BER** 特性改善が可能であることを示した。以上により、周波数領域等化器を用いたディペンダブルワイヤレスシステム受信機の実現可能性を示した。

# 論文審査結果の要旨

次世代無線通信ネットワークにおいては、高速通信や広域通信の要求に加えて、高品質・高信頼な通信が求められている。複数の異種無線通信方式を統合することにより、高品質・高信頼を実現するディペンダブルワイヤレスシステムでは、通信品質向上のための周波数領域等化技術や信頼性確保のためのチャネル推定技術が重要である。本論文は、ディペンダブルワイヤレスシステムの実現を目指し、周波数領域等化技術を用いたスケーラブル受信機の ASIC 実装ならびに評価に関する研究をまとめたものであり、全編 5 章よりなる。

第 1 章は序論である。

第 2 章では、周波数領域等化器を実装するための設計パラメータの検討および回路構成の提案を行っている。本検討では、周波数領域等化器内部の演算精度と BER 特性の關係に着目し、BER 特性を劣化させることなく回路規模を最小化できる回路内部の演算精度を計算機シミュレーションにより求めている。また、周波数領域等化器では FFT 回路が回路規模の大部分を占めることから、最大スループットを維持しつつ FFT 回路規模が最小となる回路構成を示している。これらは、周波数領域等化器を用いた受信機の実現において、極めて重要な成果である。

第 3 章では、2 章で提案した周波数領域等化回路を ASIC に実装し、リアルタイムに動作可能な受信機を実現している。実装した ASIC を用いた BER 特性の評価結果により、この等化器がマルチパスフェージング環境においてもリアルタイムに受信信号の等化が可能であることを示している。さらに、試作 ASIC の回路規模や消費電力を明らかにすることで、周波数領域等化器を用いた受信機の実現可能性を示した成果は、極めて高く評価される。

第 4 章では、複数の異種無線通信方式を統合するディペンダブルワイヤレスシステムに対応可能なスケーラビリティを有する受信機を実現するために、スケーラブル周波数領域等化器を提案している。FFT ポイント数や変調方式などの各種パラメータを変化させることができる回路構成を ASIC 上に実装している。この ASIC を用いた受信機により、広域モバイル通信方式や無線 LAN 方式などをリアルタイムで切り替え可能なことを示している。この成果は、ディペンダブルワイヤレスシステムに対応した受信機を実現する上で極めて重要である。

第 5 章は結論である。

以上要するに本論文は、異種無線通信方式に対応可能なスケーラビリティを有する周波数領域等化回路について、計算機シミュレーション及び ASIC への実装とその実測評価を行うことにより、ディペンダブルワイヤレスシステムに対応したスケーラブル受信機の実現可能性を示したもので、無線通信工学の発展に寄与するところが少なくない。

よって、本論文は博士（工学）の学位論文として合格と認める。